



⑮ **BUNDESREPUBLIK  
DEUTSCHLAND**



**DEUTSCHES  
PATENT- UND  
MARKENAMT**

⑫ **Offenlegungsschrift**  
⑩ **DE 198 39 141 A 1**

⑤ Int. Cl.<sup>7</sup>:  
**H 01 C 17/26**

⑳ Aktenzeichen: 198 39 141.2  
㉑ Anmeldetag: 28. 8. 1998  
㉒ Offenlegungstag: 2. 3. 2000

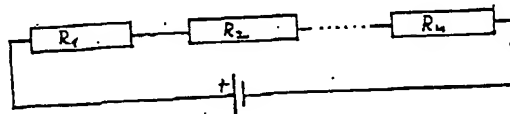
**DE 198 39 141 A 1**

㉑ **Anmelder:**  
Philips Corporate Intellectual Property GmbH,  
22335 Hamburg, DE

㉒ **Erfinder:**  
Utzig, Joachim, Dr.rer.nat., 21614 Buxtehude, DE;  
Schnitt, Wolfgang, Dipl.-Phys., 22851 Norderstedt,  
DE

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

- ⑤④ **Abgleichung von Polysiliziumwiderständen**  
⑤⑦ Verfahren zur Abgleichung einer oder mehrerer Gruppen mit mindestens zwei dotierten Polysilizium-Widerständen mit einer Dotierungskonzentration  $c \geq 1 \times 10^{20}$  Atome/cm<sup>3</sup> mit gleichen Abmessungen durch Einspeisung eines Stroms mit einer Stromdichte von  $\geq 1 \times 10^6$  A/cm<sup>2</sup> in einer Reihen- oder Kaskadenschaltung.



**DE 198 39 141 A 1**

## DE 198 39 141 A 1

## Beschreibung

Die Erfindung betrifft ein Verfahren zur Abgleichung einer oder mehrerer Gruppen von mindestens zwei dotierten Polysilizium-Widerständen mit einer Dotierungskonzentration  $c \geq 1 \times 10^{20}$  Atome/cm<sup>3</sup> mit gleichen Abmessungen.

In der Siliziumplanartechnik wird dotiertes polykristallines Silizium als Material für Leiterbahnen, Steuerelektroden und auch für Widerstände verwendet. Die Eigenschaften der polykristallinen Siliziumschichten hängen von einer Vielzahl von Parametern des Beschichtungsprozesses und in der Dickschichttechnik zusätzlich von den nachfolgenden Temperaturprozessen ab. Polykristallines Silizium wird vorwiegend durch thermische Zersetzung von Silan hergestellt. Die Dotierung der polykristallinen Siliziumschichten kann bereits während des Abscheidungsprozesses durch Zugabe von Diboran oder Phosphin erfolgen. Häufig wird jedoch die Dotierung erst nach der Abscheidung durch Diffusion oder Ionenimplantation durchgeführt. Das führt zu einer Streuung der Schichtparameter in den Widerstandsschichten, die in der Dünnschichttechnik bei etwa 5% und in der Dickschichttechnik bei etwa 20% liegen.

Die Widerstände müssen deshalb abgeglichen werden. Ziel des sogenannten Abgleichprozesses ist die Erzielung des Sollwertes schichtförmig aufgetragener Widerstände in engen Toleranzgrenzen. Zwei prinzipielle Methoden sind dafür bekannt: a) stoffbeeinflussende bzw. stoffverändernde Prozesse, z. B. Temper- und Diffusionsprozesse, die jeweils nur kollektiv für einen ganzen Wafer durchgeführt werden können, wie z. B. Tempern in oxidierender oder nitrifizierender Atmosphäre oder erneutes Brennen, und bei denen die Relation der Widerstandswerte untereinander auf einem Substrat aufrecht erhalten bleibt und b) materialabtragende Prozesse, die durch lokalen Abtrag des Schichtmaterials bis auf das Substrat oder Veränderung der Geometrie des Widerstandes den individuellen Abgleich ermöglichen.

Beide Methoden führen stets zu einer Widerstandserhöhung, so daß der Widerstand vor dem Abgleich, verglichen mit dem Sollwert, niederohmiger ausgelegt werden muß und erst durch den Abgleich auf seinen Zielwert gerückt wird.

Wegen der Nachteile der oben benannten kollektiven Abgleichprozesse spielt der individuelle Abgleich durch Materialabtragung die dominierende Rolle. Für den örtlich begrenzten Schichtabtrag beim individuellen Widerstandsabgleich kommen beispielsweise die folgenden Verfahren in Anwendung: Mikrogravur, Sandstrahlabgleich, Elektronenstrahlabgleich und Laserstrahlabgleich.

Aus der US 4,210,996 ist ein Verfahren zur individuellen Abgleichung des Widerstandswertes eines polykristallinen Siliziumwiderstands, insbesondere des Anfangswiderstandswertes eines polykristallinen Siliziumwiderstands, der als Widerstandselement in einer integrierten Halbleiterschaltung benutzt wird, bekannt, das die folgenden Schritte umfaßt: Herstellen eines Widerstandselementes einer integrierten Halbleiterschaltung mit einem vorgegebenen Wert für den Ausgangswiderstand durch Dotierung des polykristallinen Siliziums mit einer Verunreinigung in einer Konzentration, die höher als  $1 \times 10^{20}$  Atome/cm<sup>3</sup> beträgt und Durchfließenlassen eines Stroms durch diesen Widerstand ausgehend von einer externen Stromquelle mit einer Stromdichte größer  $1 \times 10^6$  Ampere/cm<sup>2</sup>, um den Ausgangswiderstand herabzusetzen und dadurch den Widerstandswert des Widerstandes herabzusetzen.

Optimal steht jedoch nicht der konkrete Widerstandswert, sondern die Funktion der Baugruppe im Vordergrund. Nach Montage aller Bauteile auf dem Verdrahtungsträger oder dem Substrat, die schichtförmige Widerstände in der Verdrahtungsstruktur integriert beinhaltet, kann durch herkömmliches individuelles Abgleichen eines oder weniger Widerstände bei angelegtem Eingangssignal und Messung des Ausgangssignals der Baugruppe die Schaltungsfunktion optimiert werden. Diese Form des Abgleichs wird als Funktionsabgleich bezeichnet.

Beim Funktionsabgleich von Widerständen kann es wünschenswert sein, daß eine Gruppe von Widerständen gleiche Widerstandswerte aufweisen.

Es ist daher die Aufgabe der vorliegenden Erfindung, ein Verfahren zur Abgleichung einer Gruppe von Widerständen auf gleiche Widerstandswerte zur Verfügung zu stellen.

Erfindungsgemäß wird die Aufgabe gelöst durch ein Verfahren zur Abgleichung einer oder mehrerer Gruppen mit mindestens zwei dotierten Polysilizium-Widerständen mit einer Dotierungskonzentration  $c \geq 1 \times 10^{20}$  Atome/cm<sup>3</sup> mit gleichen Abmessungen durch Einspeisung eines Stroms mit einer Stromdichte von  $\geq 1 \cdot 10^6$  A/cm<sup>2</sup> in einer Reihen- oder Kaskadenschaltung.

Im Rahmen der vorliegenden Erfindung ist es bevorzugt, daß die Einspeisung des Stromes einmalig erfolgt.

Im Rahmen der vorliegenden Erfindung kann es auch bevorzugt sein, daß eine Gruppe von Polysilizium-Widerständen auf einen Widerstandswert  $R_1$  und eine zweite Gruppe von Polysilizium-Widerständen auf einen Widerstandswert  $R_2$  mit  $R_1/R_2 < 1$  abgeglichen wird.

Nachfolgend wird die Erfindung anhand von drei Figuren und einem Ausführungsbeispiel weiter erläutert.

Fig. 1 zeigt eine Reihenschaltung von n Widerständen zur erfindungsgemäßen Stromtrimmung.

Fig. 2 zeigt die Widerstandswerte von Polysiliziumwiderständen vor und nach dem Abgleichen.

Fig. 3 zeigt die Temperaturabhängigkeit des Widerstandes von abgeglichenen und unabgeglichenen Widerständen.

Die Widerstände bestehen aus n- oder p-dotiertem Polysilizium mit einer Dotierungskonzentration  $c \geq 1 \times 10^{20}$  Atome/cm<sup>3</sup>. Die Dotierelemente können beispielsweise Phosphor, Arsen oder Bor sein. Die Dotierung des Polysiliziums kann durch thermische Diffusion, Ionenimplantation oder Dotierung während des Herstellens des Polysiliziums erfolgen.

Die Widerstände aus hochdotiertem Polysilizium können beispielsweise durch einen Planarprozeß hergestellt werden.

Ein typischer Herstellungsprozeß schließt die folgenden Grundoperationen ein:

1. Ausgegangen wird von einer Halbleiterschleife, die nach Bedarf mit einer epitaktischen Schicht mit geeigneten Materialparametern, z. B. einer LTO-Schicht mit Dotierung, bedeckt ist.
2. Isolation des Halbleiters gegenüber weiteren Prozessschritten: Bedeckung des Halbleiters mit einer Polysiliziumschicht, die nur an einzelnen Stellen entfernt wird, so daß dort die Halbleiteroberfläche selektiv wieder zugänglich gemacht wird und weiter bearbeitet werden kann, z. B. durch einen Dotierschritt. Die strukturierte Polysiliziumschicht wirkt dann nicht nur als Isolator, sondern auch als hochtemperaturfeste Maske gegenüber dem Folgeschritt.
3. Erzeugung einer weiteren Isolierschicht, die im folgenden Schritt nicht das gesamte neu dotierte Gebiet behandelt

## DE 198 39 141 A 1

werden soll, sondern nur ein Teil davon: das Kontaktfenster zur Herstellung eines Kontaktes nach außen.  
 4. Metallisierung: die gesamte Scheibe wird mit einer Metall-Dünnschicht bedeckt. Nur am Ort der Kontaktfenster kommt diese mit dem Halbleiter in Berührung und stellt dort eine elektrische Verbindung her, an allen anderen Stellen auf der Scheibe ist sie durch die Isolatorschicht vom Halbleiter getrennt. Die ganzflächige Metallschicht muß in Leiterbahnen strukturiert werden, welche auf der einen Seite den Kontakt zu einem definierten Halbleitengebiet herstellen, auf der anderen Seite die elektrische Verbindung zu anderen Bauelementen oder zu einer Verbindung aus dem Bauelement heraus.

Entsprechend dem erfindungsgemäßen Verfahren wird die Abgleichung der Widerstände erst nach Beendigung der in Siliziumplanartechnik erfolgten, kompletten Herstellung der Widerstände in Reihenschaltung durchgeführt. Die Widerstände werden an eine externe Stromquelle angeschlossen. Die Stromquelle kann in die integrierte Schaltung integriert sein. Dadurch wird eine Abgleichung auf die gewünschten Widerstandswerte auch noch am fertigen IC möglich. Das Stromsignal kann eine Zeitdauer von 100 µs bis zu einigen Sekunden haben, die Abschaltflanke sollte nicht steiler als 1 µs sein. An die Widerstände wird ein Strompuls von einigen Mikrosekunden Dauer und einer Stromdichte  $\geq 1 \times 10^6$  A/cm<sup>2</sup> angelegt. Dadurch erhält man eine stabile Widerstandsänderung, die sehr gut reproduzierbar ist und bis zu 50% des Ausgangswertes beträgt. Jeder Zwischenwert ist einstellbar. Die Widerstandsstreuung nach der Trimmung beträgt  $\leq 1\%$ . Dabei haben die getrimmten Widerstände einen um etwa 50% höheren Temperaturkoeffizient.

Durch das erfindungsgemäße Verfahren können nachtrimmbare Präzisionswiderstände für diskrete und integrierte Schaltungen, nachtrimmbare Widerstandsnetzwerke für hochgenaue Analog-Digital-Konverter (ADC) und Digital-Analog-Konverter (DAC), nachtrimmbare Hochfrequenzfilter hergestellt werden. Bei der Entwicklung einer integrierten Schaltung kann der Spannungs-/Strompegel nachträglich angepaßt werden.

## Ausführungsbeispiel

Auf einem Siliziumsubstrat wird durch die Reaktion von Silan mit Wasserstoff bei 420°C in einem CVD-Verfahren eine Schicht LTO-Siliziumoxid abgeschieden. Diese Schicht bildet die isolierende Zwischenschicht zum Siliziumsubstrat. Auf dieser Isolierschicht wird durch pyrolytische Zersetzung von Silan bei 600°C in einem CVD-Verfahren eine Polysiliziumschicht bis zu einer Dicke von 350 nm abgeschieden. Diese wird entweder mit POCl<sub>3</sub> bei 850°C oder durch Ionenimplantation mit Phosphor in einer Dotierkonzentration  $> 1 \cdot 10^{20}$ /cm<sup>3</sup> dotiert. Die dotierte Polysiliziumschicht wird photolithographisch strukturiert. Dann wird eine zweite Oxidschicht durch pyrolytische Zersetzung von Tetraethyl(ortho)silikat bei 700°C aufgebracht. Die zweite Oxidschicht wird ebenfalls photolithographisch strukturiert, um die Kontaktfenster zur Polysiliziumschicht zu definieren. Anschließend werden die Kontaktfenster zum Polysilizium geätzt. Zur Bildung der Leiterbahnen zwischen den Polysilizium-Widerständen wird eine Aluminiumschicht aufgesputtert, die photolithographisch strukturiert wird.

Auf diese Art und Weise wurden drei in Reihe geschaltete Polysilizium-Widerstände mit einer Länge von 50 µm und einer Breite von 5 µm auf dem Substrat hergestellt. Diese Widerstände wurden mit 40 mA Strom beaufschlagt. In gleicher Art und Weise wurden mit Phosphor implantierte und mit POCl<sub>3</sub> dotierte Polysilizium-Widerstände mit einer Länge von 100 µm und mit einer Breite von 2 µm hergestellt und mit einem Strom von 20 mA beaufschlagt.

Tabelle 1 zeigt die gemessenen Widerstandswerte, die Standardabweichungen (STAB) und die relativen Standardabweichungen (RELAB) vor und nach der Widerstandsabgleichung.

Dotierung	100/2 implant.		50/5 implant		100/2 POCl <sub>3</sub>		50/5 POCl <sub>3</sub>	
	Vorher	Nachher	Vorher	Nachher	Vorher	Nachher	Vorher	Nachher
Widerstand/Ω	1633Ω	936 Ω	368 Ω	233Ω	2270Ω	1005Ω	450Ω	246 Ω
STAB	38,4 Ω	9,1 Ω	4,7 Ω	2,4 Ω	54 Ω	8,2 Ω	4,9 Ω	1,9 Ω
RELAB	2,1 %	1,0 %	1,3 %	1,0 %	2,4 %	0,8 %	1,1 %	0,8 %

## Patentansprüche

1. Verfahren zur Abgleichung einer oder mehrerer Gruppen mit mindestens zwei dotierten Polysilizium-Widerständen mit einer Dotierungskonzentration  $\geq 1 \times 10^{20}$  Atome/cm<sup>3</sup> mit gleichen Abmessungen durch Einspeisung eines Stroms mit einer Stromdichte von  $\geq 1 \cdot 10^6$  A/cm<sup>2</sup> in einer Reihen- oder Kaskadenschaltung.
2. Verfahren gemäß Anspruch 1, dadurch gekennzeichnet, daß die Einspeisung des Stromes einmalig erfolgt.
3. Verfahren gemäß Anspruch 1, dadurch gekennzeichnet, daß eine Gruppe von Polysilizium-Widerständen auf einen Widerstandswert R<sub>1</sub> und eine zweite Gruppe von Polysilizium-Widerständen auf einen Widerstandswert R<sub>2</sub> mit  $R_1/R_2 < 1$  abgeglichen wird.

Hierzu 2 Seite(n) Zeichnung=

- Leerseite -

ZEICHNUNGEN SEITE 1

Nummer: DE 198 39 141 A1  
 Int. Cl. 7: H 01 C 17/26  
 Offenlegungstag: 2. März 2000

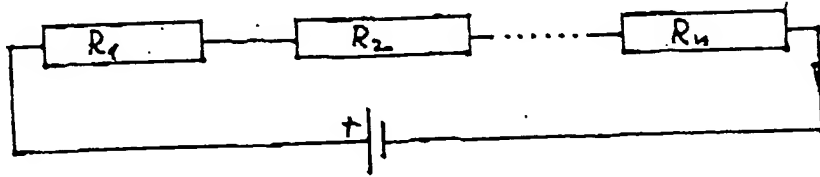


Fig. 1

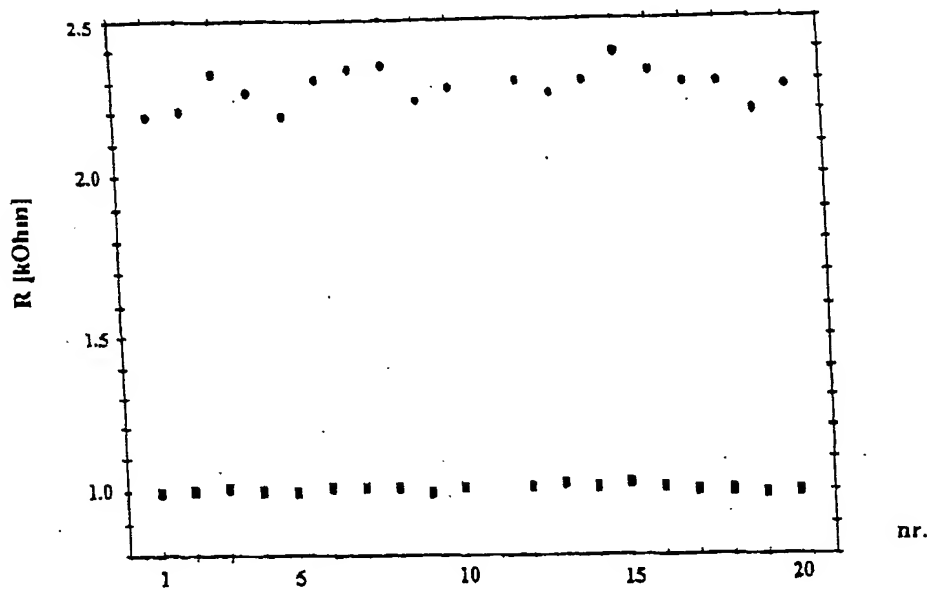


Fig. 2

ZEICHNUNGEN SEITE 2

Nummer: DE 198 39 141 A1  
Int. Cl. 7: H 01 C 17/28  
Offenlegungstag: 2. März 2000

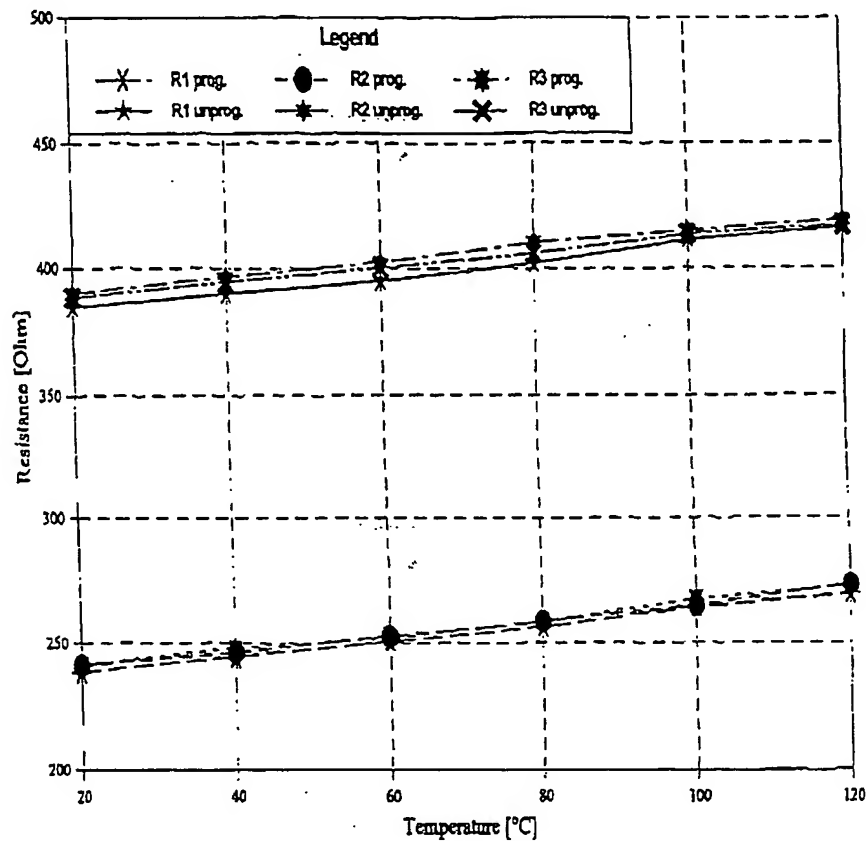


Fig. 3

902 069/470